

50pp 0111 u900

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC903 U.S. PTO
09/777454
02/06/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application: 2000年 2月 8日

出 願 番 号
Application Number: 特願2000-035652

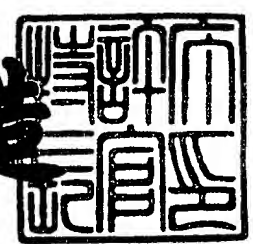
出 願 人
Applicant(s): ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年12月 1日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 9900767007

【提出日】 平成12年 2月 8日

【あて先】 特許庁長官殿

【国際特許分類】 H04H 1/00

【発明者】

 【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
 内

 【氏名】 庄司 吉宏

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

 【代表者】 出井 伸之

【代理人】

 【識別番号】 100094053

 【弁理士】

 【氏名又は名称】 ~~佐藤 隆久~~

【手数料の表示】

 【予納台帳番号】 014890

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9707389

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 同期検出装置、受信装置およびその方法

【特許請求の範囲】

【請求項 1】

信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置において、

前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、

前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する同期処理回路と

を有する同期検出装置。

【請求項 2】

前記信号は、所定のビット長の複数のパケットから構成され、

前記同期パターンは、前記パケットの先頭に配置されている

請求項 1 に記載の同期検出装置。

【請求項 3】

信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置において、

前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、

前記比較回路の比較の結果が一致を示したときに、入力した第 1 のカウント値に対して所定値を加算あるいは減算した第 2 のカウント値を生成するカウント回路と、

前記第 2 のカウント値を入力し、当該入力した第 2 のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第 1 のカウント値として出力する遅延回路と、

前記第 2 のカウント値に基づいて同期確立の有無を決定する同期処理状態決定回路と

を有する同期検出装置。

【請求項 4】

前記比較回路は、前記同期パターンと同じビット数からなり、前記信号をシフト移動するシフトレジスタを有し、

前記シフトレジスタに記憶されたデータと予め記憶した所定の同期パターンとを比較する

請求項 3 に記載の同期検出装置。

【請求項 5】

前記遅延回路は、前記所定のビット間隔に応じたビット長の F I F O 回路であり、

前記入力した第 2 のカウント値を入力順に前記第 1 のカウント値として出力する

請求項 3 に記載の同期検出装置。

【請求項 6】

前記カウント回路は、前記比較回路の比較の結果が不一致を示したときに、第 2 のカウント値に初期値を設定する

請求項 3 に記載の同期検出装置。

【請求項 7】

前記信号は、所定のビット長の複数のパケットから構成され、

前記同期パターンは、前記パケットの先頭に配置されている

請求項 3 に記載の同期検出装置。

【請求項 8】

受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成する同期検出回路と、

前記同期信号に基づいて、前記受信信号を処理する処理回路と

を有する受信装置において、

前記同期検出回路は、

前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、

前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて前記同期信号を生成する同期処理回路と

を有する受信装置。

【請求項 9】

受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成する同期検出回路と、

前記同期信号に基づいて、前記受信信号を処理する処理回路と

を有する受信装置において、

前記同期検出回路は、

前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、

前記比較回路の比較の結果が一致を示したときに、入力した第 1 のカウント値に対して所定値を加算あるいは減算した第 2 のカウント値を生成するカウント回路と、

前記第 2 のカウント値を入力し、当該入力した第 2 のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第 1 のカウント値として出力する遅延回路と、

前記第 2 のカウント値に基づいて同期確立の有無を決定し、当該決定に基づいて前記同期信号を生成する同期処理状態決定回路と

を有する受信装置。

【請求項 10】

信号内に所定のビット間隔で配置された同期パターンを検出する同期検出方法において、

前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット

単位で移動させながら順に特定し、

当該特定したデータと予め記憶した所定の同期パターンと比較し、

前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する

同期検出方法。

【請求項 1 1】

信号内に所定のビット間隔で配置された同期パターンを検出する同期検出方法において、

前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、

当該特定したデータと予め記憶した所定の同期パターンと比較し、

前記比較回路の比較の結果が一致を示したときに、第 1 のカウント値に対して所定値を加算あるいは減算した第 2 のカウント値を生成し、

前記第 2 のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第 1 のカウント値とし、

前記第 2 のカウント値に基づいて同期確立の有無を決定する

同期検出方法。

【請求項 1 2】

受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成し、当該同期信号に基づいて、前記受信信号を処理する受信方法において、

前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、

当該特定したデータと予め記憶した所定の同期パターンと比較し、

前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて前記同期信号を生成する

受信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置、受信装置およびその方法に関する。

【0002】

【従来の技術】

MPEG (Moving Picture Experts Group) 規格で圧縮符号化した映像および音声を蓄積、通信および放送などの種々の用途に応用可能にするために、複数のMPEG映像および音声データストリームを多重化する方式が規格化されている。

例えば、MPEG 2 システムでは、複数の映像、音声およびデータストリームで構成される複数の番組のビット信号列を規定しており、例えば放送および通信などの誤りの発生する伝送路における使用を想定したトランスポートストリームと、蓄積などの誤りのない伝送路における使用を想定したプログラムストリームとがある。

ここで、トランスポートストリームは、図5に示すフォーマットを持つ188バイトの固定長のトランスポートストリームパケットからなる。

図5に示すトランスポートストリームパケットのヘッダには、「47 (H)」を固定値として持つ1バイトの同期ワードが設けられている。

【0003】

衛星放送などでは、送信装置において、図5および図6 (A) に示すトランスポートストリームパケットにエネルギー拡散を行い、リードソロモン (204, 188) 符号化を行い、16バイトのパリティデータを付加した図6 (B) に示すパケットデータを生成し、当該パケットデータにバイト・インターリーブを行い、畳み込み符号化したデータをシンボルにマッピングして変調後出力する。

【0004】

受信装置では、受信データより復調したシンボルデータに対してピタビ復号を行い、復号後の図6 (B) に示すパケットデータから、204バイトのスロットデータの先頭に位置する1バイトの同期ワードを検出する同期検出処理を行い、

当該検出された同期ワードに基づいて、トランスポートストリームパケットを単位として種々の処理を行っている。

【0005】

図7は、受信装置における同期検出処理を説明するための図である。

図7において、横軸は時間を示している。

図7(A)は受信装置における同期処理状態を示し、同期探索状態、同期保護状態および同期確立状態の3つの状態がある。

受信装置は、同期が確立されていない状態から最初に同期ワードを検出するまで同期探索状態となり、当該同期探索状態において、受信したデータを常に監視し、同期ワードの検出を行う。受信装置は、最初に同期ワードを検出すると、同期探索状態から同期保護状態に遷移する。

【0006】

受信装置は、同期ワードを最初に検出した後は、その後さらに2回連続して同期ワードを検出するまで同期保護状態になる。受信装置は、同期保護状態において、同期ワードを前回検出したタイミングからパケット長カウンタにより1パケット長をカウントし、1パケット長後のパターンが同期ワードであるか否かを検出し、同期ワードであることが検出されると、同期保護カウント値を1つインクリメントする。そして、同期保護カウント値が3になったときに、すなわち同期ワードを3回連続して検出したときに、同期確立状態に遷移する。一方、1パケット長後に同期ワードが検出されない場合は、受信装置は、同期保護カウント値を0にリセットし、同期保護状態から同期探索状態に遷移する。

【0007】

図7に示す例では、時刻 t_1 までは受信装置は同期探索状態になっており、受信信号に同期ワードが含まれているか否かが常に監視され、時刻 t_1 で同期ワードが検出されると、受信装置が同期保護状態に遷移すると共に、同期保護のカウント値が「1」になる。

次に、パケット長がカウントされ、パケット長のカウント値がMaxを示した後の時刻 t_2 、すなわち受信信号内の同期ワードが前回検出された位置から204バイト長後の位置において同期ワードの有無が検出され、同期ワードが検出さ

れたため、受信装置は同期保護状態を保持すると共に、同期保護のカウント値がインクリメントされて「2」になる。

次に、パケット長がカウントされ、パケット長のカウント値がMaxを示した後の時刻 t_3 で同期ワードの有無が検出され、同期ワードが検出されないため、受信装置は同期獲得状態に遷移すると共に同期保護のカウント値が「0」になる。

【0008】

受信装置では、時刻 t_3 から、受信信号に同期ワードが含まれているか否かが常に監視され、時刻 t_4 で同期ワードが検出されると、受信装置が同期保護状態に遷移すると共に、同期保護のカウント値が「1」になる。

次に、パケット長がカウントされ、パケット長のカウント値がMaxを示した後の時刻 t_5 、すなわち受信信号内の同期ワードが前回検出された位置から204バイト長後の位置において同期ワードの有無が検出され、同期ワードが検出されたため、受信装置は同期保護状態を保持すると共に、同期保護のカウント値がインクリメントされて「2」になる。

次に、パケット長がカウントされ、パケット長のカウント値がMaxを示した後の時刻 t_6 、すなわち受信信号内の同期ワードが前回検出された位置から204バイト長後の位置において同期ワードの有無が検出され、同期ワードが検出されたため、同期保護のカウント値がインクリメントされて「3」になると共に受信装置が同期確立状態に遷移する。すなわち、同期が確立される。

【0009】

【発明が解決しようとする課題】

しかしながら、上述した従来の受信装置における同期検出方法では、同期保護状態においてパケット長のカウント値がMaxを示すまで同期ワードの検出が行われないことから、受信信号内に同期ワードと同じパターンのデータが偶然存在し、当該データを同期ワードと誤って検出した場合に、その後、正しい同期ワードの検出に基づいて同期確立状態に遷移するまでの時間、すなわち同期が確立されるまでの時間が非常に長くなるという問題がある。

なお、1パケット中に同期ワードと同じパターンが現れる平均的な回数は、M

P E G の場合には以下に示すようになる。

M P E G の同期ワードは、8 ビットの固定パターンなので、8 ビットのランダムデータが同期ワードと同じになる確率は $1 / 256$ となる。一方、M P E G のパケットは 1 6 3 2 ビット (= 2 0 4 バイト) であり、8 ビット連続のパターンを 1 ビットづつシフトして見ていくと、1 6 3 2 通りのパターンがある。ここで、データをランダムパターンと考えると、1 パケット中に同期ワードと同じパターンが現れる回数は平均的には $6.375 (= 1632 / 256)$ 回になる。

【0 0 1 0】

図 8 は、上述した受信装置の同期検出方法の問題点を説明するための図である。

図 8 に示すように、例えば、受信装置が同期探索状態であるときに、時刻 t_1 に、受信信号に含まれる正しい同期ワードでないパターンを誤って同期ワードであると検出して同期保護状態になる。

【0 0 1 1】

次に、パケット長がカウントされ、パケット長のカウント値が M a x を示した後の時刻 t_3 で同期ワードの有無が検出され、同期ワードが検出されないため、受信装置は同期獲得状態に遷移すると共に同期保護のカウント値が「0」になる。

このとき、従来の同期検出方法では、時刻 $t_1 \sim t_3$ の間では同期ワードの探索が行われなため、受信信号に含まれる正しい同期ワードが時刻 t_2 で見逃されている。

【0 0 1 2】

次に、受信装置では、時刻 t_3 から、受信信号に同期ワードが含まれているか否かが常に監視され、時刻 t_4 に、受信信号に含まれる正しい同期ワードでないパターンを誤って同期ワードであると検出して同期保護状態になると共に、同期保護のカウント値が「1」になる。

【0 0 1 3】

次に、パケット長がカウントされ、パケット長のカウント値が M a x を示した後の時刻 t_6 で同期ワードの有無が検出され、同期ワードが検出されないため、

受信装置は同期獲得状態に遷移すると共に同期保護のカウント値が「0」になる。

このとき、従来の同期検出方法では、時刻 $t_4 \sim t_6$ の間では同期ワードの探索が行われなため、受信信号に含まれる正しい同期ワードが時刻 t_5 で見逃されている。

【0014】

次に、受信装置では、時刻 t_6 から、受信信号に同期ワードが含まれているか否かが常に監視され、時刻 t_7 に、受信信号に含まれる正しい同期ワードでないパターンを誤って同期ワードであると検出して同期保護状態になると共に、同期保護のカウント値が「1」になる。

【0015】

次に、パケット長がカウントされ、パケット長のカウント値がMaxを示した後の時刻 t_9 で同期ワードの有無が検出され、同期ワードが検出されないため、受信装置は同期獲得状態に遷移すると共に同期保護のカウント値が「0」になる。

このとき、従来の同期検出方法では、時刻 $t_7 \sim t_9$ の間では同期ワードの探索が行われなため、受信信号に含まれる正しい同期ワードが時刻 t_8 で見逃されている。

【0016】

次に、受信装置では、時刻 t_9 から、受信信号に同期ワードが含まれているか否かが常に監視され、時刻 t_{10} に、受信信号に含まれる正しい同期ワードがようやく検出され、同期保護状態になると共に、同期保護のカウント値が「1」になる。

【0017】

このように、従来の同期検出方法では、同期探索状態において、最初に同期ワードでないパターンを誤って同期ワードであると検出した場合に、1パケット長に対応する期間は同期保護状態になり、その期間に正しい同期ワードが現れても、それを検出することはできない。従って、その後、正しい同期ワードを検出して正しい同期保護状態になるまでに非常に長い時間を要することが多く、迅速な同

期確立を行うことが非常に困難であるという問題がある。

また、同期が確立されるまでの時間が不均一になるという問題もある。

【 0 0 1 8 】

本発明は上述した従来技術に鑑みてなされ、信号に含まれる同期ワード（同期パターン）を迅速に検出できる同期検出装置、受信装置およびその方法を提供することを目的とする。

【 0 0 1 9 】

【課題を解決するための手段】

上述した従来技術の問題点を解決し、上述した目的を達成するために、本発明の第1の観点の同期検出装置は、信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置であって、前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する同期処理回路とを有する。

【 0 0 2 0 】

本発明の第1の観点の同期検出装置の作用は以下になる。

比較回路において、同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する。

そして、同期処理回路は、前記比較回路からの比較結果を受けて、前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する。

このように、本発明の第1の観点の同期検出装置では、比較回路の比較結果が一致を示した後でも、比較回路における比較を継続して行う。

その結果、比較回路において、正しい同期パターンを見逃すことを回避できる。

【 0 0 2 1 】

本発明の第2の観点の同期検出装置は、信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置であって、前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、前記比較回路の比較の結果が一致を示したときに、入力した第1のカウント値に対して所定値を加算あるいは減算した第2のカウント値を生成するカウント回路と、前記第2のカウント値を入力し、当該入力した第2のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第1のカウント値として出力する遅延回路と、前記第2のカウント値に基づいて同期確立の有無を決定する同期処理状態決定回路とを有する。

【 0 0 2 2 】

本発明の第2の観点の同期検出装置の作用は以下のようになる。

比較回路において、同期パターンと同じビット数からなるデータを信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する。

カウント回路において、前記比較回路の比較の結果が一致を示したときに、入力した第1のカウント値に対して所定値を加算あるいは減算した第2のカウント値を生成する。

第2のカウント値は、遅延回路に入力され、当該第2のカウント値が前記所定のビット間隔に応じた時間だけ遅延された後に前記第1のカウント値として前記カウント回路に出力される。

同期処理状態決定回路では、前記第2のカウント値に基づいて同期確立の有無を決定する。

【 0 0 2 3 】

また、本発明の第2の観点の同期検出装置は、好ましくは、前記比較回路は、前記同期パターンと同じビット数からなり、前記信号をシフト移動するシフトレジスタを有し、前記シフトレジスタに記憶されたデータと予め記憶した所定の同期パターンとを比較する。

【 0 0 2 4 】

また、本発明の第2の観点の同期検出装置は、好ましくは、前記遅延回路は、前記所定のビット間隔に応じたビット長のFIFO回路であり、前記入力した第2のカウント値を入力順に前記第1のカウント値として出力する。

【 0 0 2 5 】

また、本発明の第2の観点の同期検出装置は、好ましくは、前記カウント回路は、前記比較回路の比較の結果が不一致を示したときに、第2のカウント値に初期値を設定する。

【 0 0 2 6 】

また、本発明の第2の観点の同期検出装置は、好ましくは、前記信号は、所定のビット長の複数のパケットから構成され、前記同期パターンは、前記パケットの先頭に配置されている。

【 0 0 2 7 】

また、本発明の第1の観点の受信装置は、受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成する同期検出回路と、前記同期信号に基づいて、前記受信信号を処理する処理回路とを有する受信装置であって、前記同期検出回路は、前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて前記同期信号を生成する同期処理回路とを有する。

【 0 0 2 8 】

また、本発明の第2の観点の受信装置は、受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成する同期検出回路と、前記同期信号に基づいて、前記受信信号を処理する処理回路とを有する受信装置であって、前記同期検出回路は、前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する比較回路と、前記比較回路

の比較の結果が一致を示したときに、入力した第 1 のカウント値に対して所定値を加算あるいは減算した第 2 のカウント値を生成するカウント回路と、前記第 2 のカウント値を入力し、当該入力した第 2 のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第 1 のカウント値として出力する遅延回路と、前記第 2 のカウント値に基づいて同期確立の有無を決定し、当該決定に基づいて前記同期信号を生成する同期処理状態決定回路とを有する。

【 0 0 2 9 】

また、本発明の第 1 の観点の同期検出方法は、信号内に所定のビット間隔で配置された同期パターンを検出する同期検出方法であって、前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較し、前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する。

【 0 0 3 0 】

また、本発明の第 2 の観点の同期検出方法は、信号内に所定のビット間隔で配置された同期パターンを検出する同期検出方法であって、前記同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較し、前記比較回路の比較の結果が一致を示したときに、第 1 のカウント値に対して所定値を加算あるいは減算した第 2 のカウント値を生成し、前記第 2 のカウント値を前記所定のビット間隔に応じた時間だけ遅延して前記第 1 のカウント値とし、前記第 2 のカウント値に基づいて同期確立の有無を決定する。

【 0 0 3 1 】

また、本発明の受信方法は、受信信号内に所定のビット間隔で配置された同期パターンの検出を行って同期信号を生成し、当該同期信号に基づいて、前記受信信号を処理する受信方法であって、前記同期パターンと同じビット数からなるデータを前記受信信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較し、前記所定のビット間

隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて前記同期信号を生成する。

【 0 0 3 2 】

【発明の実施の形態】

以下、本発明の実施形態に係わる受信装置を説明する。

本実施形態の受信装置は、例えば、衛星放送および通信などの信号を受信する。

図 1 は、本実施形態の受信装置 1 の構成図である。

図 1 に示すように、受信装置 1 は、例えば、復調回路 2、ビタビ復号回路 3、同期検出回路 4、デインターリーブ回路 5、リードソロモン復号回路 6 およびエネルギー逆拡散回路 7 を有する。

【 0 0 3 3 】

復調回路 2 は、図 7 (B) に示す受信信号 S 0 を復調して信号 S 2 を生成し、これをビタビ復号回路 3 に出力する。

【 0 0 3 4 】

ビタビ復号回路 3 は、復調回路 2 から入力した信号 S 2 をビタビ復号して信号 S 3 を生成し、これを同期検出回路 4 に出力する。

【 0 0 3 5 】

同期検出回路 4 は、ビタビ復号回路 3 から入力した信号 S 3 の同期検出を行って同期信号 S y n c を生成し、同期信号 S y n c および信号 S 3 をデインターリーブ回路 5 に出力する。

同期検出回路 4 の構成および処理については後述する。

【 0 0 3 6 】

デインターリーブ回路 5 は、同期検出回路 4 から入力した同期信号 S y n c に基づいて、同期検出回路 4 から入力した信号 S 3 のインターリーブを解除して信号 S 5 を生成し、同期信号 S y n c および信号 S 5 をリードソロモン復号回路 6 に出力する。

【 0 0 3 7 】

リードソロモン復号回路 6 は、デインターリーブ回路 5 から入力した同期信号 Sync に基づいて、デインターリーブ回路 5 から入力した信号 S 5 に対してリードソロモン (2 0 4 , 1 8 8) 復号を行って信号 S 6 を生成し、同期信号 Sync および信号 S 6 をエネルギー逆拡散回路 7 に出力する。

【 0 0 3 8 】

エネルギー逆拡散回路 7 は、リードソロモン復号回路 6 から入力した信号 S 6 のエネルギー逆拡散処理を行って信号 S 7 を生成し、同期信号 Sync および信号 S 7 を後段の MPEG デコーダなどに出力する。

【 0 0 3 9 】

以下、図 1 に示す同期検出回路 4 について説明する。

図 2 は、図 1 に示す同期検出回路 4 の構成図である。

図 2 に示すように、同期検出回路 4 は、例えば、同期ワード検出部 1 0、同期ワード連続検出回数カウント部 1 1、遅延部 1 2 および同期処理状態決定部 1 3 を有する。

ここで、同期ワード検出部 1 0 が本発明の比較回路に対応している。

また、同期ワード連続検出回数カウント部 1 1、遅延部 1 2 および同期処理状態決定部 1 3 が本発明の請求項 1 等の同期処理回路に対応している。

また、同期ワード連続検出回数カウント部 1 1 が本発明の請求項 3 等のカウント回路に対応し、遅延部 1 2 が請求項 3 等の遅延回路に対応し、同期処理状態決定部 1 3 が請求項 3 等の同期処理状態決定回路に対応している。

また、同期ワード連続検出カウント信号 SWDC が示すカウント値が本発明の第 2 のカウント値に対応し、遅延同期ワード連続検出カウント信号 SWDCDL Y が示すカウント値が本発明の第 1 のカウント値に対応している。

【 0 0 4 0 】

同期ワード検出部 1 0 は、例えば、図 3 に示すように、図 1 に示すピタビ復号回路 3 から入力した信号 S 3 を順にシフトする 8 ビットのシフトレジスタ 2 0 を有し、比較回路 2 1 において、シフトレジスタ 2 0 に記憶された 8 ビットのパターンと、予めレジスタに記憶した同期ワードパターン 2 2 とを比較し、一致した

ときに立ち上がるパルスが発生する同期ワード検出信号 SWD を生成し、これを同期ワード連続検出回数カウンタ部 1 1 に出力する。

【 0 0 4 1 】

同期ワード連続検出回数カウンタ部 1 1 は、同期ワード検出部 1 0 から同期ワード検出信号 SWD を入力すると共に、遅延部 1 2 から 1 パケット前の時刻における同期ワード連続検出カウンタ値を示す遅延同期ワード連続検出カウンタ信号 SWDCDLY を入力する。

同期ワード連続検出回数カウンタ部 1 1 は、例えば、同期ワード検出部 1 0 のシフトレジスタ 2 0 において信号 S 1 3 がシフトされる間隔で、同期ワード検出信号 SWD が論理値「1」を示すか否か、すなわち同期ワード検出信号 SWD にパルスが発生しているか否かを判断する。

そして、同期ワード連続検出回数カウンタ部 1 1 は、同期ワード検出信号 SWD が論理値「1」であると判断した場合には、遅延部 1 2 から入力した遅延同期ワード連続検出カウンタ信号 SWDCDLY が示すカウンタ値を「1」だけ増加した値に同期ワード連続検出カウンタ信号 SWDC が示すカウンタ値を設定し、それ以外の場合には同期ワード連続検出カウンタ信号 SWDC が示すカウンタ値を「0」に設定する。

同期ワード連続検出回数カウンタ部 1 1 は、同期ワード連続検出カウンタ信号 SWDC を遅延部 1 2 および同期処理状態決定部 1 3 に出力する。

【 0 0 4 2 】

遅延部 1 2 は、例えば、1 パケット長分（2 0 4 × 8 ビット長）の FIFO 回路であり、同期ワード連続検出回数カウンタ部 1 1 から入力した同期ワード連続検出カウンタ信号 SWDC を入力した順に、遅延同期ワード連続検出カウンタ信号 SWDCDLY として同期ワード連続検出回数カウンタ部 1 1 に出力する。

ここで、遅延同期ワード連続検出カウンタ信号 SWDCDLY が示すカウンタ値は、1 パケット前の時刻における同期ワード連続検出カウンタ信号 SWDC が示すカウンタ値と同じになる。

【 0 0 4 3 】

同期処理状態決定部 1 3 は、同期ワード連続検出回数カウンタ部 1 1 から入力

した同期ワード連続検出カウント信号 SWDC のカウント値を監視し、当該カウント値が同期保護段数（本実施形態の場合は例えば「3」）であるか否かを判断し、当該カウント値が同期保護段数であると判断した場合には、同期信号 Sync にパルスを発生する。

同期処理状態決定部 13 は、同期信号 Sync を図 1 に示すデインターリーブ回路 5 に出力する。

【0044】

以下、図 2 および図 3 に示す同期検出回路 4 の動作例を説明する。

図 4 は、同期検出回路 4 の動作例を説明するための図である。

図 4 に示す例では、時刻 t_1 , t_3 , t_4 , t_7 に同期検出回路 4 に対して入力された信号 S13 内のデータが、正しい同期ワードではないが、同期ワードと同じパターンを有している。

また、時刻 t_2 , t_5 , t_9 に同期検出回路 4 に対して信号 S13 内の同期ワードが入力されている。

【0045】

〔時刻 t_1 まで〕

同期ワード検出部 10 において最初の同期ワードが検出されておらず、同期ワード検出信号 SWD は継続して論理値「0」を示している。

従って、同期ワード連続検出回数カウント部 11 から同期処理状態決定部 13 に出力される同期ワード連続検出カウント信号 SWDC も継続して論理値「0」を示しており、同期処理状態決定部 13 から出力される同期信号 Sync も論理値「0」を示している。遅延部 12 内でシフトされる同期ワード連続検出カウント信号 SWDC の論理値も全て「0」を示す。

【0046】

〔時刻 $t_1 \sim t_2$ 〕

時刻 t_1 で、同期ワード検出部 10 において、信号 S13 に含まれる正しい同期ワードではないパターン（偶然に存在する同期ワードと同じパターン）を誤って同期ワードであると検出して同期ワード検出信号 SWD にパルスが発生する。

そして、同期ワード連続検出回数カウント部 11 において、遅延同期ワード連

続検出カウント信号 SWDCDLY が示す初期状態である論理値「0」に「1」が加算され、カウント値「1」を示す同期ワード連続検出カウント信号 SWDC が遅延部 12 および同期処理状態決定部 13 に出力される。

その後、時刻 t_2 まで、同期ワード検出部 10 における同期ワードの検出は継続されるが、同期ワードと同じパターンは検出されず、同期ワード検出信号 SWD は継続して論理値「0」を示し、同期ワード連続検出カウント信号 SWDC が示すカウント値は論理値「0」を保持する。

この間、時刻 t_1 において遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「1」は、遅延部 12 内を順に出力側に向けてシフトする。

また、時刻 t_1 の後、時刻 t_2 の前まで遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「0」も、遅延部 12 内を順に出力側に向けてシフトする。

【0047】

〔時刻 $t_2 \sim t_3$ 〕

時刻 t_2 で、同期ワード検出部 10 において、信号 S13 に含まれる正しい同期ワードを検出して同期ワード検出信号 SWD にパルスが発生する。

そして、同期ワード連続検出回数カウント部 11 において、遅延同期ワード連続検出カウント信号 SWDCDLY が示す初期状態である論理値「0」に「1」が加算され、カウント値「1」を示す同期ワード連続検出カウント信号 SWDC が遅延部 12 および同期処理状態決定部 13 に出力される。

その後、時刻 t_3 まで、同期ワード検出部 10 における同期ワードの検出は継続されるが、同期ワードと同じパターンは検出されず、同期ワード検出信号 SWD は継続して論理値「0」を示し、同期ワード連続検出カウント信号 SWDC が示すカウント値は論理値「0」を保持する。

この間、時刻 t_2 において遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「1」は、遅延部 12 内を順に出力側に向けてシフトする。

また、時刻 t_2 の後、時刻 t_3 の前まで遅延部 12 に入力された同期ワード連

続検出カウント信号 SWDC が示した論理値「0」も、遅延部 12 内を順に出力側に向けてシフトする。

【0048】

〔時刻 $t_3 \sim t_4$ 〕

時刻 t_3 で、同期ワード検出部 10 において、信号 S13 に含まれる正しい同期ワードではないパターンを誤って同期ワードであると検出して同期ワード検出信号 SWD にパルスが発生する。

そして、同期ワード連続検出回数カウント部 11 において、遅延同期ワード連続検出カウント信号 SWDCDLY が示す初期状態である論理値「0」に「1」が加算され、カウント値「1」を示す同期ワード連続検出カウント信号 SWDC が遅延部 12 および同期処理状態決定部 13 に出力される。

その後、時刻 t_4 まで、同期ワード検出部 10 における同期ワードの検出は継続されるが、同期ワードと同じパターンは検出されず、同期ワード検出信号 SWD は継続して論理値「0」を示し、同期ワード連続検出カウント信号 SWDC が示すカウント値は論理値「0」を保持する。

この間、時刻 t_3 において遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「1」は、遅延部 12 内を順に出力側に向けてシフトする。

また、時刻 t_3 の後、時刻 t_4 の前まで遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「0」も、遅延部 12 内を順に出力側に向けてシフトする。

【0049】

〔時刻 $t_4 \sim t_5$ 〕

時刻 t_4 で、同期ワード検出部 10 において、信号 S13 に含まれる正しい同期ワードではないパターンを誤って同期ワードであると検出して同期ワード検出信号 SWD にパルスが発生する。

このとき、時刻 t_1 に遅延部 12 に入力された同期ワード連続検出カウント信号 SWDC が示す論理値「1」が、遅延同期ワード連続検出カウント信号 SWDCDLY として遅延部 12 から同期ワード連続検出回数カウント部 11 に出力さ

れる。

そして、同期ワード連続検出回数カウント部 1 1 において、遅延同期ワード連続検出カウント信号 SWDCDL Y が示す論理値「1」に「1」が加算され、カウント値「2」を示す同期ワード連続検出カウント信号 SWDC が遅延部 1 2 および同期処理状態決定部 1 3 に出力される。

その後、時刻 t_5 まで、同期ワード検出部 1 0 における同期ワードの検出は継続されるが、同期ワードと同じパターンは検出されず、同期ワード検出信号 SWD は継続して論理値「0」を示し、同期ワード連続検出カウント信号 SWDC が示すカウント値は論理値「0」を保持する。

この間、時刻 t_4 において遅延部 1 2 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「2」は、遅延部 1 2 内を順に出力側に向けてシフトする。

また、時刻 t_4 の後、時刻 t_5 の前まで遅延部 1 2 に入力された同期ワード連続検出カウント信号 SWDC が示した論理値「0」も、遅延部 1 2 内を順に出力側に向けてシフトする。

【 0 0 5 0 】

〔時刻 $t_5 \sim t_6$ 〕

時刻 t_5 で、同期ワード検出部 1 0 において、信号 S 1 3 に含まれる正しい同期ワードを検出して同期ワード検出信号 SWD にパルスが発生する。

このとき、時刻 t_2 に遅延部 1 2 に入力された同期ワード連続検出カウント信号 SWDC が示す論理値「1」が、遅延同期ワード連続検出カウント信号 SWDCDL Y として遅延部 1 2 から同期ワード連続検出回数カウント部 1 1 に出力される。

そして、同期ワード連続検出回数カウント部 1 1 において、遅延同期ワード連続検出カウント信号 SWDCDL Y が示す論理値「1」に「1」が加算され、カウント値「2」を示す同期ワード連続検出カウント信号 SWDC が遅延部 1 2 および同期処理状態決定部 1 3 に出力される。

その後、時刻 t_6 まで、同期ワード検出部 1 0 における同期ワードの検出は継続されるが、同期ワードと同じパターンは検出されず、同期ワード検出信号 SW

Dは継続して論理値「0」を示し、同期ワード連続検出カウント信号SWDCが示すカウント値は論理値「0」を保持する。

この間、時刻 t_5 において遅延部12に入力された同期ワード連続検出カウント信号SWDCが示した論理値「2」は、遅延部12内を順に出力側に向けてシフトする。

また、時刻 t_5 の後、時刻 t_6 の前まで遅延部12に入力された同期ワード連続検出カウント信号SWDCが示した論理値「0」も、遅延部12内を順に出力側に向けてシフトする。

〔時刻 $t_6 \sim t_7$ 〕

時刻 t_6 で、遅延同期ワード連続検出カウント信号SWDCDL Yが示す論理値「1」（時刻 t_3 で同期ワード連続検出回数カウント部11から遅延部12に入力された論理値「1」）が、遅延部12から同期ワード連続検出回数カウント部11に入力されるが、このとき、同期ワード検出部10では同期ワードは検出されず、同期ワード検出信号SWDは論理値「0」を示すため、論理値「0」を示す同期ワード連続検出カウント信号SWDCが遅延部12および同期処理状態決定部13に出力される。

また、時刻 t_6 の後、時刻 t_7 の前まで遅延部12に入力された同期ワード連続検出カウント信号SWDCが示した論理値「0」も、遅延部12内を順に出力側に向けてシフトする。

【0051】

〔時刻 $t_7 \sim t_8$ 〕

時刻 t_7 で、同期ワード検出部10において、信号S13に含まれる正しい同期ワードではないパターンを誤って同期ワードであると検出して同期ワード検出信号SWDにパルスが発生する。

そして、同期ワード連続検出回数カウント部11において、遅延同期ワード連続検出カウント信号SWDCDL Yが示す論理値「0」に「1」が加算され、カウント値「1」を示す同期ワード連続検出カウント信号SWDCが遅延部12および同期処理状態決定部13に出力される。

また、時刻 t_7 の後、時刻 t_8 の前まで遅延部12に入力された同期ワード連

続検出カウント信号 SWDC が示した論理値「0」も、遅延部 1 2 内を順に出力側に向けてシフトする。

〔時刻 $t_8 \sim t_9$ 〕

時刻 t_8 で、遅延同期ワード連続検出カウント信号 SWDCDL Y が示す論理値「2」（時刻 t_4 で同期ワード連続検出回数カウント部 1 1 から遅延部 1 2 に入力された論理値「2」）が、遅延部 1 2 から同期ワード連続検出回数カウント部 1 1 に入力されるが、このとき、同期ワード検出部 1 0 では同期ワードは検出されず、同期ワード検出信号 SWD は論理値「0」を示すため、論理値「0」を示す同期ワード連続検出カウント信号 SWDC が遅延部 1 2 および同期処理状態決定部 1 3 に出力される。

【0 0 5 2】

〔時刻 t_9 以降〕

時刻 t_9 で、同期ワード検出部 1 0 において、信号 S 1 3 に含まれる正しい同期ワードを検出して同期ワード検出信号 SWD にパルスが発生する。

そして、同期ワード連続検出回数カウント部 1 1 において、遅延同期ワード連続検出カウント信号 SWDCDL Y が示す論理値「2」に「1」が加算され、カウント値「3」を示す同期ワード連続検出カウント信号 SWDC が遅延部 1 2 および同期処理状態決定部 1 3 に出力される。

これによって、同期処理状態決定部 1 3 において、同期ワード連続検出カウント信号 SWDC が示すカウント値が同期保護段数である「3」になったと判断され、同期処理状態決定部 1 3 が同期探索状態から同期確立状態に移し、同期信号 Sync にパルスが発生する。

【0 0 5 3】

以上説明したように、同期検出回路 4 によれば、同期ワード検出部 1 0 において、同期ワードが検出された後も継続して同期ワードの検出が行われると共に、同期ワード連続検出回数カウント部 1 1 において、同期ワード検出信号 SWD が論理値「1」の場合に、1 パケット長前の同期ワード連続検出カウント信号 SWDC のカウント値を示す遅延同期ワード連続検出カウント信号 SWDCDL Y のカウント値に対して加算が行われる。

従って、同期検出回路 4 によれば、同期ワードと同じパターンのデータが同期保護回数だけ 204 バイト間隔で連続して発生した最初のタイミングを確実に特定することができ、従来技術で説明したような当該タイミングの検出を逃す事態を確実に回避できる。

その結果、同期検出回路 4 によれば、受信信号の同期確立を行うまでの時間を短縮できると共に、同期ワードのビット数を少なくできる。

また、同期検出回路 4 によれば、比較的小規模な回路構成で上述した機能を実現できる。

【 0 0 5 4 】

次に、図 1 に示す受信装置 1 の全体動作を説明する。

復調回路 2 において、図 6 (B) に示すスロットデータからなる受信信号 S 0 が復調されて信号 S 2 が生成され、これがビタビ復号回路 3 に出力される。

次に、ビタビ復号回路 3 において、信号 S 2 がビタビ復号されて信号 S 3 が生成され、これを同期検出回路 4 に出力される。

次に、図 2 および図 3 に示す同期検出回路 4 において、信号 S 3 の同期検出を行って同期信号 S y n c が生成され、同期信号 S y n c および信号 S 3 をデインターリーブ回路 5 に出力される。

【 0 0 5 5 】

次に、デインターリーブ回路 5 において、同期信号 S y n c に基づいて、同期信号 S 3 のインターリーブが解除されて信号 S 5 が生成され、同期信号 S y n c および信号 S 5 がリードソロモン復号回路 6 に出力される。

次に、リードソロモン復号回路 6 において、同期信号 S y n c に基づいて、信号 S 5 に対してリードソロモン (204, 188) 復号が行われて信号 S 6 が生成され、同期信号 S y n c および信号 S 6 がエネルギー逆拡散回路 7 に出力される。

【 0 0 5 6 】

次に、エネルギー逆拡散回路 7 において、信号 S 6 のエネルギー逆拡散処理が行われて信号 S 7 が生成され、同期信号 S y n c および信号 S 7 が後段の M P E G デコーダなどに出力される。

【 0 0 5 7 】

本発明は上述した実施形態には限定されない。

例えば、上述した実施形態では、図 6 (B) に示すようなスロットデータからなる M P E G のパケット方式を採用した受信信号 S 0 を処理する場合を例示したが、本発明で扱う信号は、信号内に所定のビット間隔で同期パターンが配置されたものであれば特に限定されない。

【 0 0 5 8 】

【発明の効果】

以上説明したように、本発明によれば、信号に含まれる同期ワード（同期パターン）を迅速に検出できる同期検出装置およびその方法を提供できる。

また、本発明によれば、受信信号に含まれる同期ワード（同期パターン）を迅速に検出できる受信装置およびその方法を提供できる。

【図面の簡単な説明】

【図 1】

図 1 は、本実施形態の受信装置の構成図である。

【図 2】

図 2 は、図 1 に示す同期検出回路の構成図である。

【図 3】

図 3 は、図 2 に示す同期検出回路の各回路の機能を説明するための図である。

【図 4】

図 4 は、図 2 および図 3 に示す同期検出回路の動作例を説明するための図である。

【図 5】

図 5 は、M P E G のトランスポートストリームパケットのフォーマットを説明するための図である。

【図 6】

図 6 は、衛星放送などで送受信される信号を構成するスロットデータを説明するための図である。

【図 7】

図 7 は、従来の同期処理方法を説明するための図である。

【図 8】

図 8 は、従来の同期処理方法の問題点を説明するための図である。

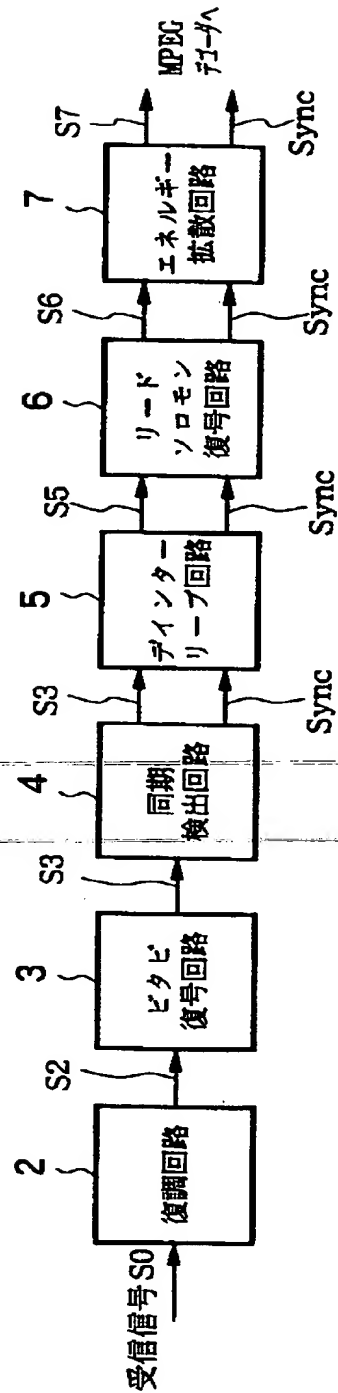
【符号の説明】

1 …受信装置、2 …復調回路、3 …ビタビ復号回路、4 …同期検出回路、5 …
デインターリーブ回路、6 …リードソロモン復号回路、7 …エネルギー逆拡散回
路、10 …同期ワード検出部、11 …同期ワード連続検出回数カウント部、12
…遅延部、13 …同期処理状態決定部

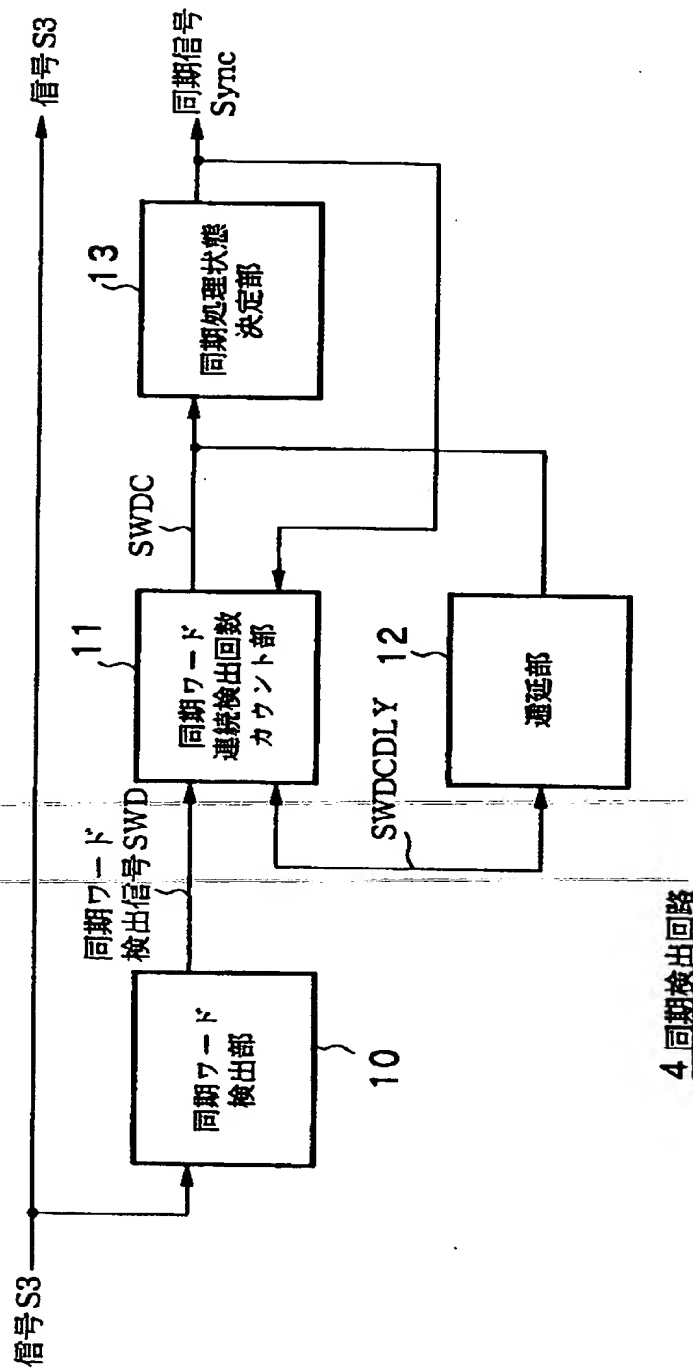
【書類名】 図面

【図 1】

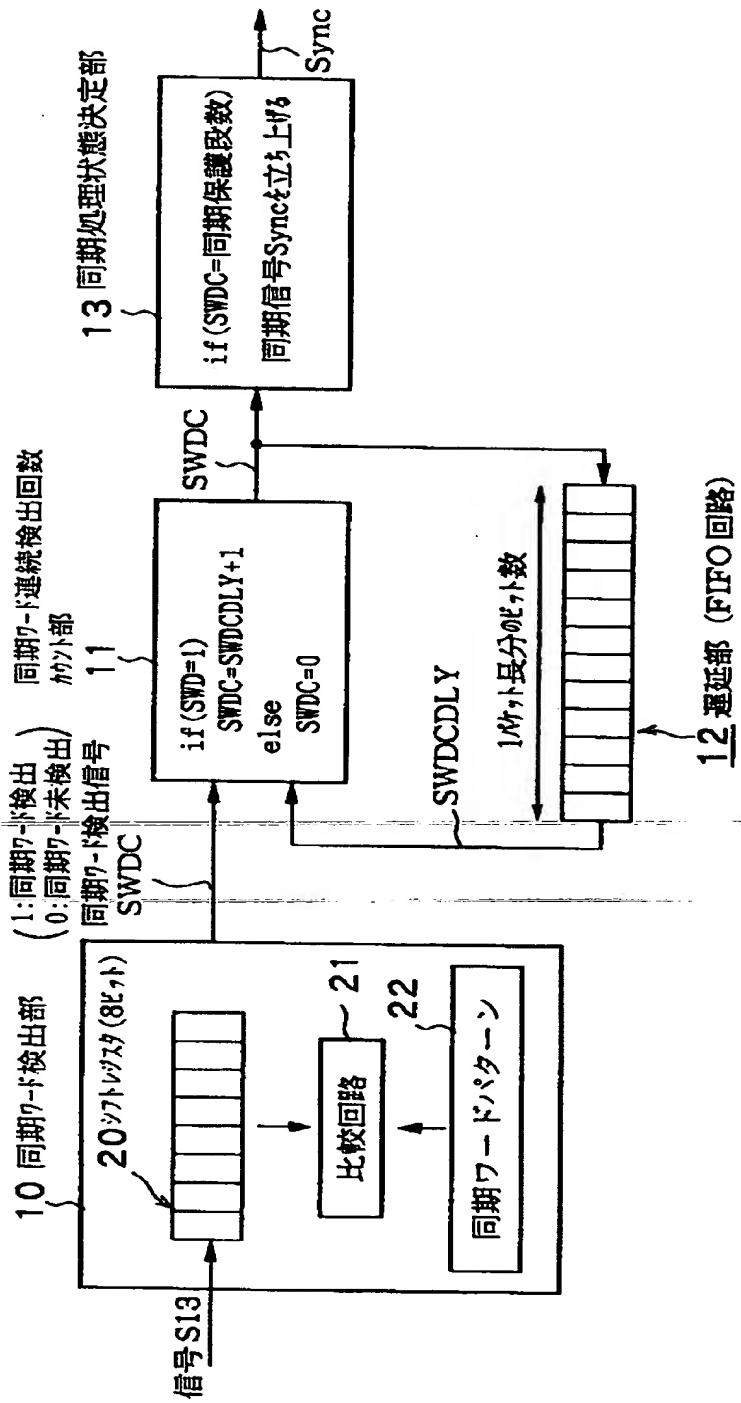
1 受信装置



【図 2】

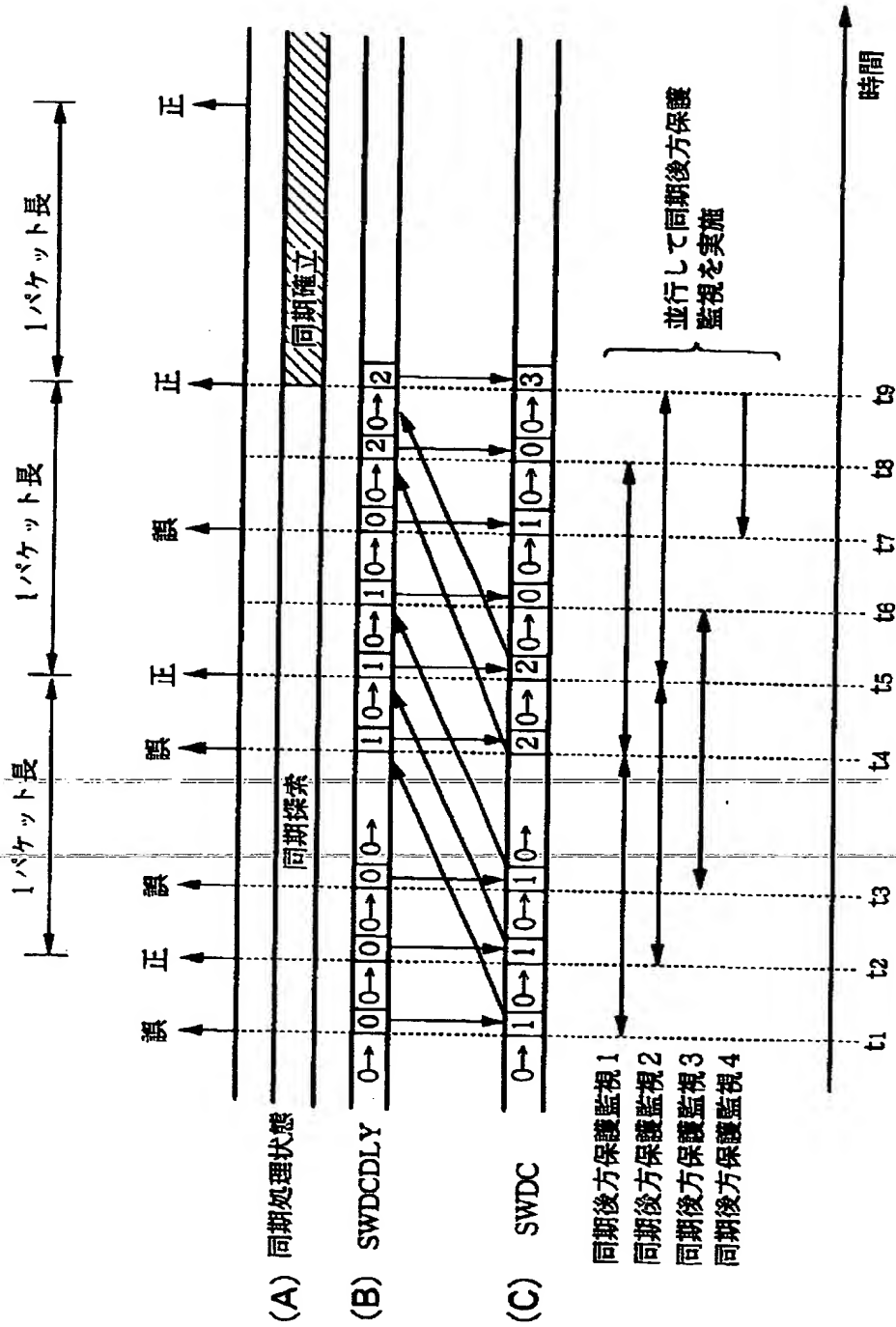


【図 3】

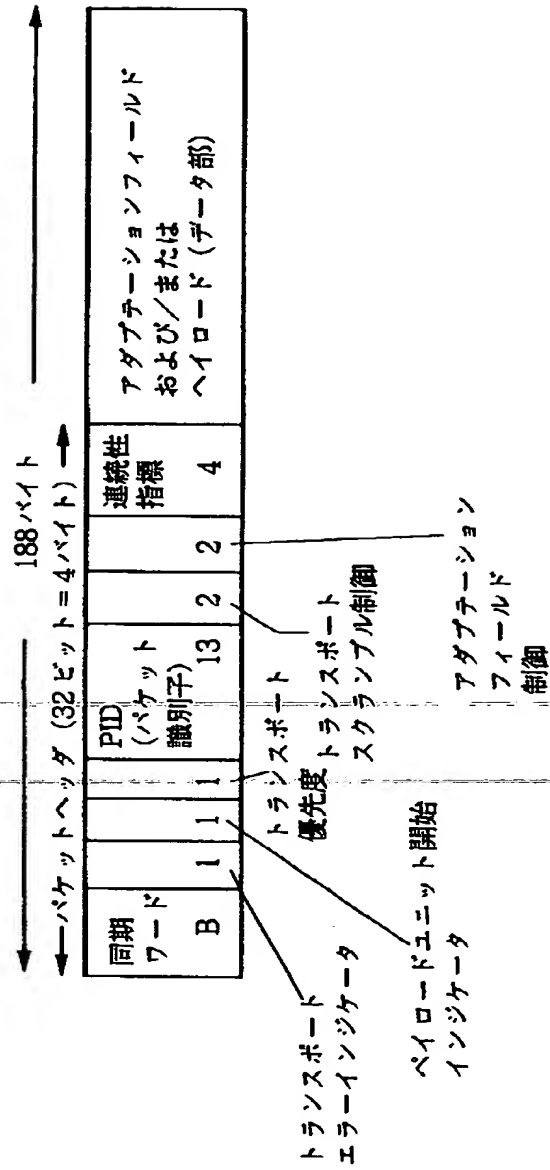


4 同期検出回路

【図 4】

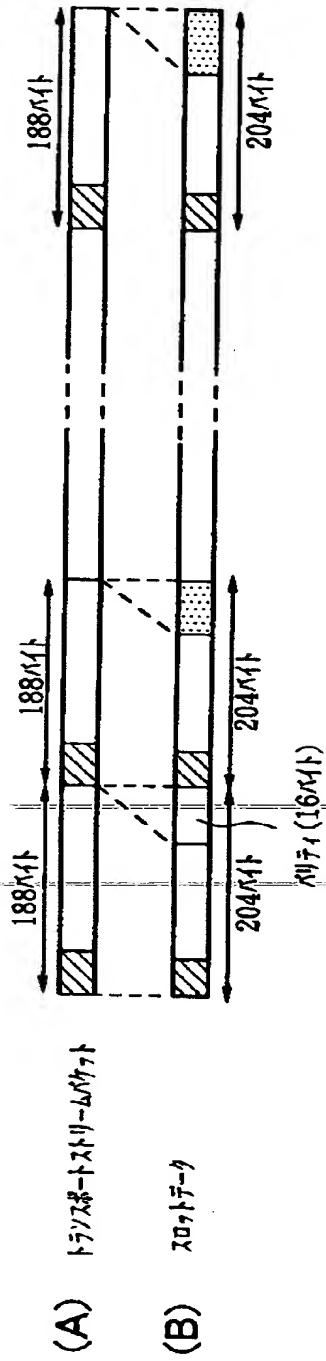


【図 5】

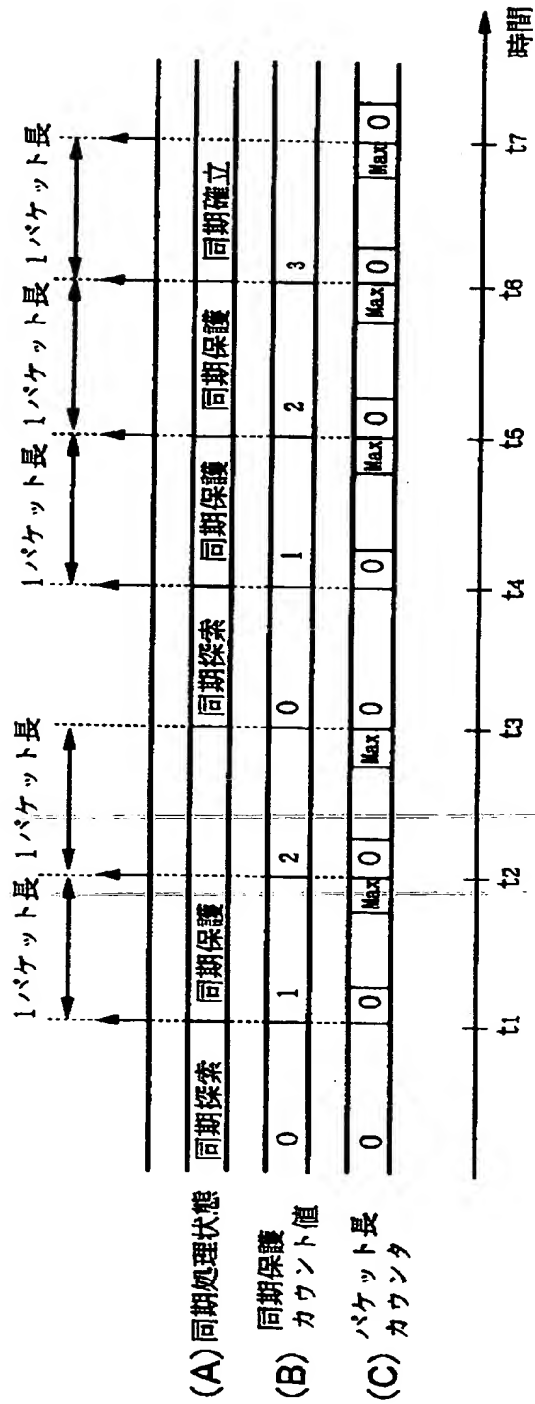


MPEG のトランスポートストリーム

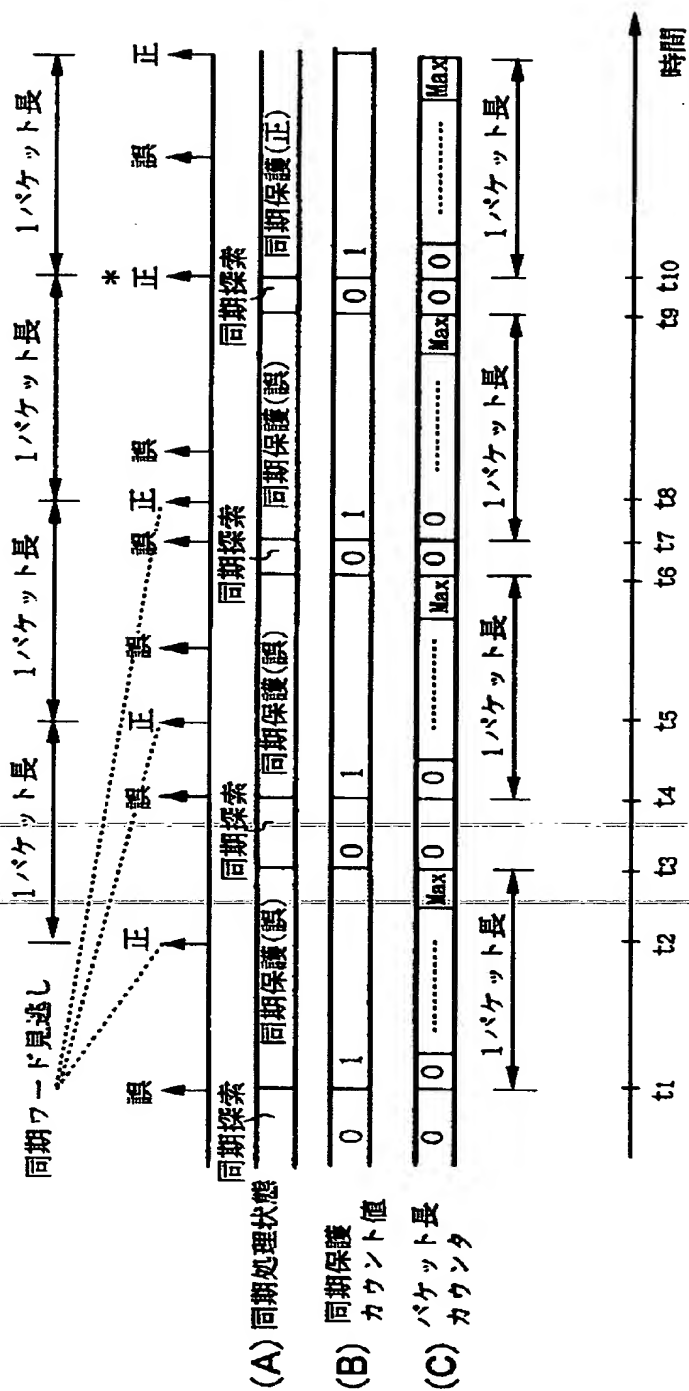
【図6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 信号に含まれる同期ワード（同期パターン）を迅速に検出できる同期検出装置を提供する。

【解決手段】 信号内に所定のビット間隔で配置された同期パターンを検出する同期検出装置であって、同期パターンと同じビット数からなるデータを前記信号内の位置をビット単位で移動させながら順に特定し、当該特定したデータと予め記憶した所定の同期パターンと比較する同期ワード検出部 1 0 と、前記所定のビット間隔で連続して配置された所定数の前記特定したデータについての全ての前記比較の結果が一致を示したときに、当該特定したデータを前記同期パターンとして用いて同期を確立する同期ワード連続検出回数カウント部 1 1、遅延部 1 2 および同期処理状態決定部 1 3 を有する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社